



XVI congresso interno de iniciação científica

Ginásio Multidisciplinar da Unicamp
24 a 25 de setembro de 2008



T0862

PROGRAMAÇÃO LINEAR COM ARITMÉTICA RACIONAL UTILIZANDO VHDL

Aline Cristina Gomes (Bolsista SAE/UNICAMP) e Profa. Dra. Marli de Freitas Gomes Hernández (Orientadora), Centro Superior de Educação Tecnológica - CESET, UNICAMP

Descrição do estudo: O estudo deste projeto de pesquisa é sobre a resolução de problemas de programação linear, através o método simplex, utilizando aritmética racional implementado em VHDL. Esse estudo prevê uma forma mais rápida e exata para resolver tais problemas, possibilitando a passagem do aplicativo para FPGA. **Objetivos e metodologia:** O objetivo é resolver problemas de programação linear de forma rápida e com a possibilidade de transferência do programa para FPGA, ambos os objetivos alcançados com utilização da linguagem de baixo nível VHDL, e exata através da utilização da aritmética racional. A metodologia utilizada foram reuniões periódicas, estudo dirigido, análise de resultados obtidos de forma sistemática e crítica. **Resultados:** Os resultados obtidos foram o desenvolvimento do método simplex para resolução de problemas de programação linear na linguagem C, para melhor conhecimento do método e para servir de embasamento para a implementação do mesmo em VHDL com a aritmética racional. O mesmo método foi desenvolvido no ambiente MATLAB com a utilização de SIMULINK integrado com as ferramentas da XILINX para passagem do aplicativo para FPGA. **Conclusões:** Conclui-se que as fases previstas para o projeto foram realizadas com êxito e que a pesquisa teve resultados satisfatórios, pois demonstram a eficiência na resolução dos problemas de programação linear e melhor apuracidade nos resultados. Futuramente haverá disponibilização do projeto no laboratório virtual Kyatera utilizando o software LabView.

Programação linear - Aritmética racional - VHDL