



E0327

APERFEIÇOAMENTO DA DESCRIÇÃO DO PROCESSADOR INTEL XSCALE EM ARCHC

Daniilo Marcolin Caravana (Bolsista PIBIC/CNPq) e Prof. Dr. Rodolfo Jardim de Azevedo (Orientador), Instituto de Computação - IC, UNICAMP

A descrição de processadores proporciona uma poderosa ferramenta para desenvolvedores e pessoas interessadas em determinado hardware, fornecendo uma alternativa, a emulação, porém em uma emulação sempre há dúvidas sobre a confiabilidade, já que não se tem completa certeza que um modelo segue a risca o hardware original o qual emula. Visando justamente atingir esta confiabilidade a linguagem ArchC (Linguagem de Descrição de Arquitetura desenvolvida pelo Laboratório de Sistemas de Computação, do IC – UNICAMP) possui um *Roadmap* de numeração de versões, que informa gradativamente a estabilidade e confiança do modelo descrito. Neste trabalho, houve a continuidade da descrição do processador *Intel XScale (ARM v5TE)* em ArchC, seguindo o cronograma de desenvolvimento até a versão 0.7, que permite a execução de diversos aplicativos reais com grau elevado de complexidade. O conjunto de programas do *Benchmark MiBench (Small e Large)* foi usado como base de testes para essa versão. A linguagem ArchC está em constante melhora, cabendo aos modelos descritos a função de avaliar e auxiliar a evolução da linguagem, fato o qual, este modelo exerce por sua alta complexidade e particularidade.

Intel XScale - ArchC - Processadores