



MODULAÇÃO DA ALTURA DA BARREIRA SCHOTTKY EM FILMES FINOS DE SILÍCIO TIPO-P TENSIONADO

Palavras-Chave: CONTATO SCHOTTKY, PSEUDO-MOSFET, FILME FINO DE SILÍCIO

Autores: P. G. Serra Neto, FEEC, UNICAMP K. S. Chi, FEEC, UNICAMP Prof. Dr. M. V. Puydinger dos Santos (orientador), FEEC, UNICAMP

INTRODUÇÃO:

A engenharia de contatos elétricos em dispositivos, como transistores, é um tópico altamente relevante para a indústria de microeletrônica, abrangendo desde os primeiros transistores até os nós tecnológicos atuais. O processo agressivo de redução de escala atualmente empregado reduz progressivamente área de contato. aumentando а consequentemente a resistência em série dos dispositivos, diminuindo assim seu desempenho e elevando os custos associados à dissipação de calor. Nesse contexto, a indústria tem explorado alternativas diminuir para а resistência de contato, empregando novos materiais e níveis específicos de dopagem nas regiões de fonte/dreno.

O contato estabelecido entre um metal e um semicondutor pode comportar-se como Schottky, atuando como um retificador, ou como ôhmico, permitindo o fluxo de corrente em ambas as direções. Esses cenários podem ser abordados pelo modelo de bandas de energia na junção entre os materiais. Alternativamente, medições elétricas também podem fornecer informações sobre os potenciais de junção, o tipo de contato estabelecido e a resistividade de contato.

Neste contexto, este trabalho propõe estudar a modulação da resistência de contato nas regiões de fonte/dreno de transistores MOSFET. Isso foi alcançado variando a pressão mecânica das pontas de prova em filmes de silício tipo-p. A proposta aqui foi estabelecer um método simples e eficaz para reduzir a resistência de contato em protótipos de dispositivos sem a necessidade de numerosos processos de fabricação, que incluem litografia, implantação iônica, deposição de metal e recozimento. Os experimentos foram conduzidos utilizando um aparato de prototipagem simples empregando dispositivos Pseudo-MOSFET (Ψ-MOSFET) em wafers de silício sobre isolante (SOI). Os resultados demonstram que a resistência de contato pode ser modulada efetivamente reduzindo a barreira Schottky entre as pontas de prova e o semicondutor. Consideramos este processo de prototipagem interessante para a caracterização elétrica de semicondutores quando não há

disponibilidade de instalações complexas de microfabricação.

METODOLOGIA:

A. *Wafers* de silício sobre isolante (SOI)

Wafers de silício sobre isolante (SOI) consistindo em um filme de Si-p dopado com 340 nm de espessura e aproximadamente 5 × 10¹⁵ cm⁻³ de boro em uma camada de óxido enterrado (BOX) de 400 nm sobre um substrato de silício *(bulk*) foram utilizados.

B. Fabricação do dispositivo

O centro das peças de SOI foi protegido com fita de PVC para definir a estrutura da mesa de silício, evitando assim a corrente de fuga pelas bordas do *wafer* e a interface Si-SiO₂. Subsequentemente, foi realizada a gravação por plasma acoplado indutivamente (ICP) em um ambiente de hexafluoreto de enxofre (SF₆) e argônio (Ar). Esses passos resultaram em um dispositivo Ψ -MOSFET onde a região ativa é a estrutura da mesa com aproximadamente 5 x 5 mm². A região traseira do *wafer* serve como *back-gate*, e a camada BOX atua como o dielétrico do *gate*.

C. Medição e extração de parâmetros

Para a caracterização elétrica, as medições foram realizadas utilizando 2 pontas de prova de carboneto de tungstênio (WC) com um sistema de sonda de 4 pontos, em conjunto com o eletrômetro Keithley 4200 - SCS. As pontas de prova têm um diâmetro de 0,5 mm e estão separadas por 1 mm uma da outra, apresentando uma ponta cônica com uma seção circular de raio de 40 µm na extremidade. As amostras foram colocadas em um eletrodo metálico de alumínio, que serviu como eletrodo de *gate*, enquanto as duas pontas de prova atuaram como eletrodos de fonte/dreno. Essas sondas são acopladas a um sistema de mola, permitindo o ajuste da pressão no substrato (até 200 MPa).

RESULTADOS E DISCUSSÃO:

Inicialmente, deixamos o eletrodo de *back-gate* flutuando e extraímos as curvas de corrente-voltagem entre as pontas de prova de fonte/dreno (Figura 1). É claro que aumentar a pressão resulta em um aumento de corrente. Pressões de 100 MPa permitem um aumento de corrente de mais de uma ordem de magnitude. Isso se deve ao efeito de redução da barreira Schottky. No entanto, a densidade de portadores no canal ainda é baixa para exibir uma curva linear.



Figura 1 - Gráfico de corrente por tensão para diferentes pressões aplicadas na amostra até 100 MPa.

Adicionalmente, foi aplicada tensão fixa no *back-gate* ($V_{GS} = 10$ V) para inverter a densidade de portadores no canal, o que permitiu obter as curvas $I_{DS} \times V_{DS}$ na região de triodo parametrizando a pressão nas pontas (Figura 2). Essa curva ilustra que, para a condição de inversão estabelecida no canal, o contato se torna ôhmico e a resistência de contato varia monotonicamente com a pressão nas pontas de prova.



Figura 2 - Gráfico $I_{DS} \times V_{DS}$ com $V_{GS} = 10$ V para diferentes pressões aplicadas na amostra até 100 MPa.

A Figura 3 mostra as curvas de $I_{DS} \times V_{GS}$ e $g_m \times V_{GS}$ (para $V_{DS} = 0.1$ V), mostrando o comportamento ambivalente típico dos Ψ -MOSFETs. Estão presentes a região de acumulação ($V_{GS} < -2$ V), depleção (-2 V $< V_{GS} <$ 2 V) e inversão ($V_{GS} > 2$ V). A tensão de limiar ($V_{TH} \sim 2.2$ V) é claramente invariante com a pressão, já que seu efeito é modular a resistência de contato e não parâmetros como a densidade de cargas de interface do Si-SiO₂.



Figura 3 - Gráfico I_{DS} x V_{GS} para diferentes pressões aplicadas até 200 MPa. A curva de transcondutância é apresentada no inset para o mesmo intervalo de pressões.

É interessante notar que a transcondutância aumenta monotonicamente com a pressão, pois ocorre a redução da resistência série do dispositivo, o que também deve reduzir a degradação da mobilidade. Outro ponto importante é que a maior variação da transcondutância com a pressão no regime de inversão, em comparação com o regime de acumulação, mostra que a resistência série reduziu mais para elétrons do que para lacunas.

O *inset* da Figura 3 mostra que, apesar de a transcondutância aumentar monotonicamente com a pressão, ela parece saturar. De fato, a Figura 4 mostra que a transcondutância máxima se estabiliza em seu valor máximo de 0.5 µS em torno de 80 MPa. Pressões superiores a esse limiar não resultam em ganho significativo de corrente.



Figura 4 – Gráfico da transcondutância máxima (g_m^{max}) x pressão para o transistor Pseudo-MOSFET construído.

CONCLUSÕES:

Os resultados apresentados neste trabalho mostram que as pontas de prova de um sistema de medidas podem ser utilizadas para prototipagem rápida de dispositivos e extração de curvas características, reduzindo o curto de fabricação em ambiente de salas limpas. Pressões de cerca de 80 MPa foram suficientes para reduzir a barreira Schottky e minimizar a resistência série dos Ψ-MOSFETs. Caracterizações avançadas estão sendo realizadas por nosso grupo de pesquisa e poderão esclarecer em detalhes esse fenômeno do ponto de vista da ciência de materiais.

AGRADECIMENTOS

Os autores agradecem ao Centro de Componentes Semicondutores e Nanotecnologias (CCSNano) da Universidade Estadual de Campinas (UNICAMP) pelas instalações de sala limpa. Este trabalho foi financeiramente apoiado pelo Conselho Nacional de Desenvolvimento Científico e Tecnológico, CNPq (Grant No. 310021/2021-9 e 406193/2022-3 (NAMITEC)).

BIBLIOGRAFIA

 A. Doping et al., 2020 IEEE Symposium on VLSI Circuits, vol. 8, pp. 8–9, 2020.
R. F. Pierret, Semiconductor Device Fundamentals. Addison-Wesley, 1996.
I. Ionica, I. Savin, W. Van Den Daele, T. Nguyen, X. Mescot, and S. Cristoloveanu, Appl. Phys. Lett., vol. 94, no. 1, p. 012111, 2009, doi: 10.1063/1.3030987.